doi:10.11887/j.cn.201601017 http://journal.nudt.edu.cn

卫星固态存储器数据容错设计与机制*

宋 琪[1,2],邹业楠[1,2],李 姗[1,2],安军社[1],朱 岩[1]
(1.中国科学院 空间科学与应用研究中心,北京 100190;2.中国科学院大学,北京 100190)

摘 要:卫星数据传输系统的可靠性面临着空间粒子效应、信道干扰等多重威胁。在介绍数据传输系统关键设备星载大容量固态存储器设计与实现的基础上,从管理信息、数据位流、星地链路、文件传输四个方面构建容错机制,综合应用汉明编译码、RS编译码、低密度奇偶校验码编码等数据检纠错技术,增强存储器管理信息、存储数据、信道传输的容错性能。在实际型号任务固态存储器的基础上,结合CCSDS文件传输协议提出基于自动重传机制的文件可靠传输设计,提高数据传输全流程的容错性能。固态存储器使用多级流水写入、总线并行扩展等技术,吞吐率理论上接近900Mbps,容量达到256Gb。

关键词:固态存储器; 容错机制; 检纠错码; 自动重传请求; CCSDS文件传输协议
中图分类号:TP333 **文献标志码**:A **文章编号**:1001-2486(2016)01-101-06

Design and mechanism of the fault tolerance of solid state recorder

SONG Qi[1,2], *ZOU Yenan*[1,2], *LI Shan*[1,2], *AN Junshe*[1], *ZHU Yan*[1]
(1. Center for Space Science and Applied Research, Chinese Academy of Sciences, Beijing 100190, China;
2. University of Chinese Academy of Sciences, Beijing 100190, China)

Abstract: The satellite data transmission system is faced with various threats such as single event upset in semiconductor devices, the transmission noise and so on. The key component of the design and implementation of high-capacity SSR (Solid State Recorder) of the transmission system was introduced, and based on the SSR, a fault tolerance mechanism was proposed to protect management information, data bit stream, satellite-to-ground link and file delivery. The mechanism improved the fault tolerance ability of the management information of SSR, the data in store and the transmission channel with the hamming code, the RS code and the LDPC (Low Density Parity Check Code) encoding. Advanced research of one automatic repeat request method with CFDP (CCSDS File Delivery Protocol) was also proposed based on the SSR of one actual space mission to improve the transmission reliability in file-level. The SSR used 4-pipeline writing and bus expansion techniques to achieve the throughput rate of almost 900Mbps theoretically and the capacity of 256Gb.

Key words: solid state recorder; fault tolerance mechanism; error detection and correction; automatic repeat request; CCSDS file delivery protocol

随着国内航天事业发展水平不断提高,航天器的有效载荷数量、种类及任务形式越来越丰富,空间平台数据呈现出信源多、数据量大、数据类型多样的特点,对卫星数据传输系统的技术水平要求不断提高。存储器是航天器数传、数管系统的核心设备之一。基于半导体工艺固态存储器(Solid State Recorder, SSR)具有抗震、容量大、技术储备丰富[1]的优点,已经成为航天器存储设备主流。而基于NAND Flash的大容量固态存储器则具有存储密度高、功耗低、非易失的特点,竞争力强[2]。商用Flash存储器一般采用硬盘管理技术加Flash转换层(Flash Translation Layer, FTL)的结构,可以直接处理串行高级技术附件(Serial Advanced Technology Attachment, SATA)命令[3],但管理复杂、接口速率存在瓶颈,不适合航天任务。航天用SSR一般采用现场可编程门阵列(Field Programmable Gate Array, FPGA)直接控制存储介质,提高接口吞吐率,降低系统复杂度,使用多级流水、总线扩展技术,以便获得更高的性能和可靠性。

国内的卫星任务使用过多次基于同步动态随机存取记忆体(Synchronous Dynamic Random

* **收稿日期**:2015-03-09
基金项目:中国科学院空间科学战略性科技先导专项基金资助项目(XDA04060300)
作者简介:宋琪(1989—),男,山东菏泽人,博士研究生, E-mail:songqi@nssc.ac.cn;
朱岩(通信作者),男,研究员,博士,博士生导师,E-mail:zhuyan@nssc.ac.cn

Access Memory, SDRAM)、DARM[4] 的 SSR,近年来以 Flash 为主[5]。NASA 的 Landsat7[6] 和后续 2012 年的 LDCM[7] 项目都使用了基于 SDRAM 的 SSR,形成了较为成熟的数传系统。当前,如果没有半导体技术革命性的进展,单个 SSR 很难保持容量快速提升,现阶段对 SSR 的研究以文件管理和数传系统综合研究为主。

SSR 的设计使用较为复杂[8]。根据卫星数传系统实际工作模式和需求,介绍基于 Flash 的星载固态存储器设计,分析数据容错机制。为保证任务数据的可靠性,针对 Flash 存储介质可能产生的单粒子效应[9] 和介质退化效应,采用汉明码保护存储器的管理信息,使用交织深度为 4 的 RS 编解码保护数据位流。数据下行时采用低密度奇偶校验码(Low Density Parity Check Code, LDPC)编码提高星地链路信噪比。同时在实际型号固态存储器平台和类文件化管理基础上,结合 CCSDS 文件传输协议[10](CCSDS File Delivery Protocol, CFDP),研究自动重传(Automatic Repeat-reQuest, ARQ)机制下的文件传输容错。错误检测与纠正(Error Detection And Correction, EDAC)技术与 ARQ 策略的综合使用,提高了存储器的管理信息、数据位流、星地链路、文件传输四个方面的数据容错性能。

1 卫星 SSR 的设计及应用工作模式

1.1 基于 Flash 的固态存储器基本设计

卫星固态存储器采用 FPGA 作为控制器,配有 CPU 地址管理软件,其架构如图 1 所示。FPGA 中例化 1553B 远程终端 IP 核[11] 进行通信。数据吞吐率理论上接近900 Mbps,容量 128 Gb/256 Gb/512 Gb 可选。

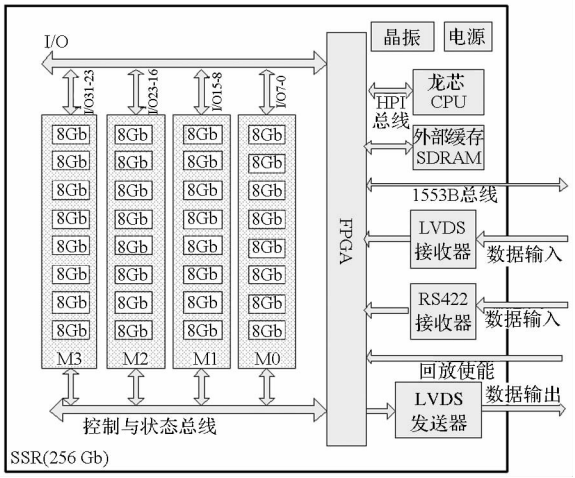


图 1 卫星固态存储器单板架构

Fig. 1 SSR structure

Flash 芯片工作频率最大为 40 MHz,写入需要 300 μs ~ 700 μs 编程时间,应用实测为 400 μs ~ 500 μs,四级流水写入可保证整体上无中断写入。四倍总线并行扩展将数据位宽从 8 位扩展为 32 位,将 4 页 Flash 空间视为一个整体"簇"统一操作。对于坏块管理,包括初始坏块、编程坏块、擦除失败坏块[12-13],初始坏块不纳入使用。编程坏块则马上将下一块作为替代块重新写入数据。擦除失败块将被标示为初始无效块等效处理。

1.2 类文件化数据分区管理

传统存储器将数据顺序存储,按存储地址、时间进行索引。为了提高数据的访问效率,减轻下行信道压力,对数据进行分区类文件化管理。

如表 1 所示,Flash 使用时将簇使用信息写入空余区。FPGA 根据簇信息组织块信息表送往 CPU,CPU 以此为基础进行数据分区管理,并根据系统运行实时更新。

表 1 簇内地址内容分配表

Tab. 1 Cluster address allocation table

主区	空余区字地址			
	4096	4097	4098	4099
数据	块状态字	簇状态字	替代簇地址	时间码

数据写入流程如图 2 所示,数据的分区与物理地址的映射由 CPU 管理,数据流的处理由 FPGA 实现。数据进入存储器主控 FPGA 后,经合路 RS 编码,进入外置 SDRAM 分通道缓存。外部缓存的通道与分区一一对应。

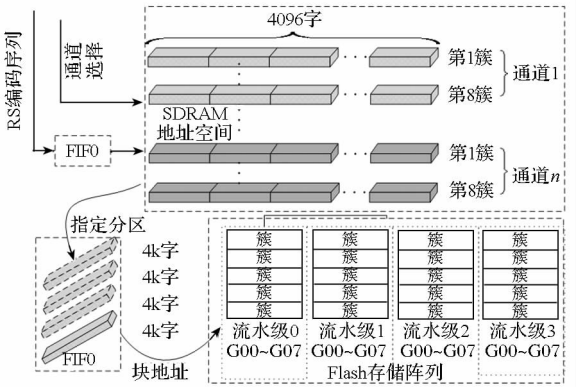


图 2 数据写入流程

Fig. 2 Process of data writing

1.3 数传系统工作模式

数传系统是固态存储器的工作平台,其工作模式和流程,是数据可靠性研究的基本条件。

随着有效载荷数量和数据量的急速增大,分布式、集群式等新的高级存储架构必然需要存储节点容量均衡功能,其架构如图 3 所示。高级均衡模式可应用于节点容量均衡、异地备份等情景,存储器内的分区数据视作文件,在源节点与目的节点之间按照 CFDP 协议进行文件传输,将旧有数据部分搬移到另一存储单板或存储节点上。

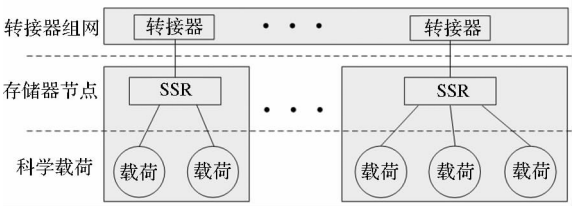


图 3　高级存储架构示意图

Fig. 3　Advanced SSR structure diagram

2　容错机制的设计及分析

容错机制从数据传输系统的各个环节入手,综合采用 EDAC 技术,保护管理信息、数据位流、星地链路,同时结合数据的文件化管理,研究 CFDP 可靠传输技术,保护文件传输。

2.1　基于汉明码的存储管理信息容错设计

存储器的管理信息存放于 Flash 的空余区,管理信息在轨可能受单粒子效应等影响产生错误,汉明码能够有效提高管理信息的可靠性。

在数据存储的过程中,FPGA 自动在空余区加载各簇的“簇标识字”。为避免长时间储存单粒子翻转,采用速度快易实现的(12,8)汉明码进行保护,能够通过解码纠正 8 位数据中的单个错误[14]。设原码信息位为 $B0 \sim B7$,增添的编码校验位为 $Q0 \sim Q3$,选用校验矩阵为

$$\boldsymbol{H}=\begin{bmatrix}1&1&1&1&0&0&0&0&1&0&0&0\\1&0&0&0&1&1&1&0&0&1&0&0\\0&1&1&0&1&1&0&1&0&0&1&0\\0&1&0&1&1&0&1&1&0&0&0&1\end{bmatrix} \tag{1}$$

根据

$$\boldsymbol{HC}^{\mathrm{T}}=\boldsymbol{0}^{\mathrm{T}} \tag{2}$$

则校验位为:

$$\begin{cases}Q3=B1\oplus B3\oplus B4\oplus B6\oplus B7\\Q2=B1\oplus B2\oplus B4\oplus B5\oplus B7\\Q1=B0\oplus B4\oplus B5\oplus B6\\Q0=B0\oplus B1\oplus B2\oplus B3\end{cases} \tag{3}$$

当存储节点上电初始化或者复位时,FPGA 遍历存储空间所有空余区,读取簇标识字及与其对应的校验位 $R0 \sim R11$,根据校验矩阵得伴随向量 $\boldsymbol{S}$ 为

$$\begin{cases}S0=R0\oplus R1\oplus R2\oplus R3\oplus R8\\S1=R0\oplus R4\oplus R5\oplus R6\oplus R9\\S2=R1\oplus R2\oplus R4\oplus R5\oplus R6\oplus R10\\S3=R1\oplus R3\oplus R4\oplus R6\oplus R7\oplus R11\end{cases} \tag{4}$$

则可知伴随向量对应的出错位置对应关系如表 2 所示。

表 2　汉明码译码查表

Tab. 2　Lookup-table of hamming decoding

出错位	校验位			
	S0	S1	S2	S3
无	0	0	0	0
第 1 位	1	1	0	0
第 2 位	1	0	1	1
第 3 位	1	0	1	0
第 4 位	1	0	0	1
第 5 位	0	1	1	1
第 6 位	0	1	1	0
第 7 位	0	1	0	1
第 8 位	0	0	1	1
第 1 校验位	1	0	0	0
第 2 校验位	0	1	0	0
第 3 校验位	0	0	1	0
第 4 校验位	0	0	0	1

若只估算单粒子翻转,逻辑器件低轨出现位错的概率量级为 10^{-7} 位/d,中轨的量级为 10^{-6} 位/d[15]。以此为前提进行测算结论如图 4 所示。

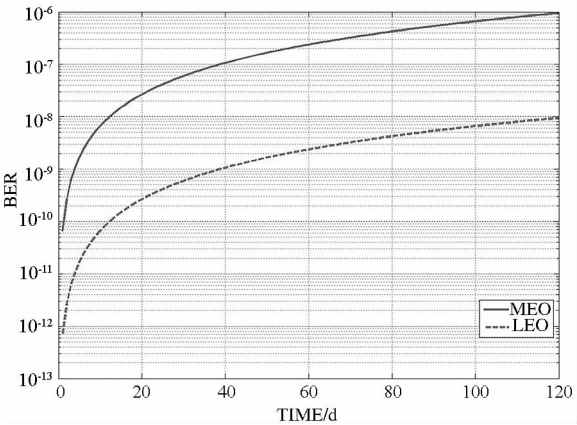


图 4　误比特率

Fig. 4　Bit error rate

2.2　基于 RS 编解码的存储数据位流容错设计

数据位流在卫星平台上可能受到单粒子效应、结构干扰出错,RS 编解码具有较强的纠错能力,能够提高数据位流的可靠性。

2.2.1　交织 RS 方案

在 Flash 空间中可能发生单粒子翻转造成存

储数据位出错,而且介质外置缓存、Flash 的I/O接口干扰也有可能带来突发错误。为了保护数据,在写入 Flash 之前进行 RS 编码,读出 Flash 时进行解码纠错,RS 编码结构如图 5 所示。

设计采用的 RS(256,252)技术是在标准 RS(255,252)码的基础上增添一个校验码拓展而来,每个码字由 8 bit 组成,将标准 RS 检二纠一性能[16]提升到检二纠二,但代价是当错误码字多于 2 个时,它不能严格标识错误。RS 编码交织有利于将错误离散化,采用交织深度为 4 的编码方案。待存储的数据串并转换为 32 位,相同字节位置的连续 252 Byte 作为码块的信息元,经编码后增加 4 个校验码元。

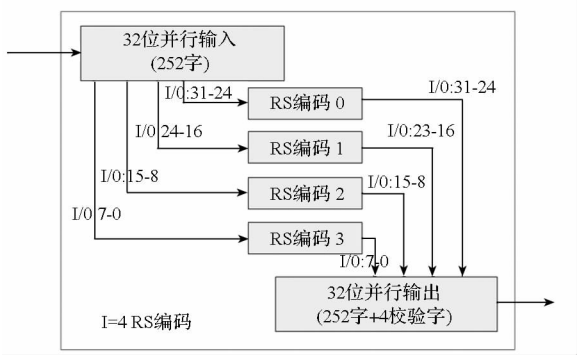


图 5 RS 编码结构示意图

Fig. 5 RS encoding process

2.2.2 RS 编译码算法简介

RS(256,252)码的生成多项式为

$$P(x)=x^8+x^4+x^3+x^2+1 \tag{5}$$

设编码后的码字为

$$C=[c_{255}\quad c_{254}\quad c_{253}\quad \cdots\quad c_2\quad c_1\quad c_0] \tag{6}$$

其中 C_3,C_2,C_1 为按照 RS(255,252)码生成的对应编码信息的一般校验位,C_0 是扩展奇偶校验位。设数据的错误向量为 $\boldsymbol{E}$,则最终读出得到的码字 V 为 C 与 $\boldsymbol{E}$ 的模和。

访问数据时,从 Flash 读取出来后,经译码送往输出缓存,经并串转换后从节点出口输出。译码时计算出 $\boldsymbol{E}$ 后,与 V 进行模和,完成纠错。

$$V+\boldsymbol{E}=C+\boldsymbol{E}+\boldsymbol{E}=C \tag{7}$$

求解错误向量 $\boldsymbol{E}$ 首先需要计算伴随向量 $\boldsymbol{S}$。

设 α 是生成多项式 $P(x)=0$ 的本原元,则所需校验矩阵为

$$\boldsymbol{H}=\begin{bmatrix}1 & 1 & 1 & \cdots & 1\\ 0 & 1 & \alpha & \cdots & \alpha^{254}\\ 0 & 1 & \alpha^2 & \cdots & \alpha^{2\times 254}\\ 0 & 1 & \alpha^3 & \cdots & \alpha^{3\times 254}\end{bmatrix} \tag{8}$$

所以 $$\boldsymbol{S}=(S0\quad S1\quad S2\quad S3)=V_g\boldsymbol{H}^{\mathrm{T}} \tag{9}$$

$$\begin{aligned}S0&=V0+V1+\cdots V255\\ S1&=V1+V2\cdot\alpha+\cdots+V255\cdot\alpha^{254}\\ S2&=V1+V2\cdot\alpha^2+\cdots+V255\cdot\alpha^{2\times 254}\\ S3&=V1+V2\cdot\alpha^3+\cdots+V255\cdot\alpha^{3\times 254}\end{aligned} \tag{10}$$

同时可得辅助译码参数

$$\begin{aligned}\beta0&=S1^2+S0\cdot S2\\ \beta1&=S2^2+S1\cdot S3\\ \beta2&=S1\cdot S2+S0\cdot S3\end{aligned} \tag{11}$$

译码策略如表 3 所示。

表 3 RS 译码策略

Tab. 3 Strategy of RS decoding

伴随式				辅助译码参数			错误数量	错误位置	错误向量 $\boldsymbol{ei}$ 计算公式
$S0$	$S1$	$S2$	$S3$	$\beta0$	$\beta1$	$\beta2$			
全 0	全 0	全 0	全 0	—	—	—	0	—	—
非 0	全 0	全 0	全 0	—	—	—	1	$C0$	$e0=S0$
—	—	非 0	—	全 0	全 0	全 0	1	非 $C0$	$ei=S0$ $\alpha^i\cdot S3+S2=0$
全 0	全 0	非 0	全 0	全 0	非 0	全 0	2	一为 $C0$, 一非 $C0$	$e0=\beta0/S2$ $ei=S0+\beta0/S2$ $\alpha^i\cdot S3+S2=0$
—	—	—	—	非 0	非 0	非 0	2	全非 $C0$	$ei=S0+\frac{S1\cdot\beta0}{\beta2}+\frac{S1\cdot\beta0}{\beta_2\cdot\alpha^i}$ $\beta0+\beta1\cdot\alpha^{2i}+\beta2\cdot\alpha i=0$
其他							—	—	—

若只估算单粒子翻转,半导体介质低轨出现位错的概率量级为 10^{-8}位/d,中轨的量级为 10^{-7}位/d[16]。以此测算结论,如图 6 所示。

2.3 基于 LDPC 编码的星地链路容错设计

星地链路传输距离远、信号弱、噪声大,LDPC 能够有效提高星地链路信道信噪比。

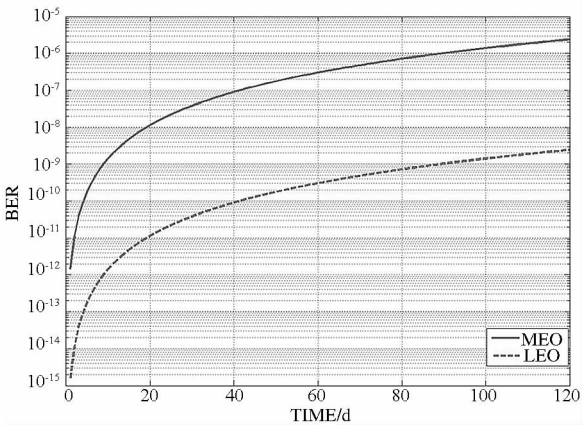


图 6　RS 码误组率

Fig. 6　RS frame error rate

当卫星过境时,实时/延时数据将经过 LDPC 编码后下行至地面。LDPC 具有稀疏矩阵,信道增益强,理论上接近香农限,基于可信传播的迭代译码与信道容量只有零点几个 dB 的差距。迭代译码较为复杂,需要大量的计算和缓存资源,在星上平台实现译码比较困难,一般由地面接收进行译码。CCSDS 推荐近地通信使用基于 LDPC(8176, 7156)改进的 LDPC (8160, 7136)码,两者的性能相差无几,但后者的编码长度是 32 的整数倍,更有利于保证数据传输格式的完整,也便于计算机处理。实际设计中采用 LDPC (8160, 7136)增强星地通信可靠性,具体流程如下:

1)接收存储器来的 7136 bits 数据,在之后补充 18 个'0',得到 7154 bits 序列。

2)LDPC 校验矩阵由 32 个 511 ×511 的循环方阵 $\boldsymbol{A}_{ij}$组成

$$\boldsymbol{H}=\begin{bmatrix} A_{1,1} & A_{1,2} & A_{1,3} & \cdots & A_{1,15} & A_{1,16} \\ A_{2,1} & A_{2,2} & A_{2,3} & \cdots & A_{2,15} & A_{2,16} \end{bmatrix} \tag{12}$$

CCSDS 给出了标准的循环矩阵,可得包含有 28 个循环矩阵 $\boldsymbol{B}_{ij}$的 7154 ×8176 生成矩阵 $\boldsymbol{G}$。

$$\boldsymbol{G}=\begin{bmatrix} I & 0 & L & 0 & 0 & B_{1,1} & B_{1,2} \\ 0 & I & L & 0 & 0 & B_{2,1} & B_{2,2} \\ M & M & O & M & M & M & M \\ 0 & 0 & \cdots & I & 0 & B_{13,1} & B_{13,2} \\ 0 & 0 & \cdots & 0 & I & B_{14,1} & B_{14,2} \end{bmatrix} \tag{13}$$

3) 7154 bits 经生成矩阵得到 8176 bits 序列,去掉头部的 18 个'0',在尾部增添两个'0',得到 8160 bits的序列,即为编码后的序列。

LDPC 能够获得的信噪比增益与迭代译码的迭代次数有关。CCSDS 给出了较为丰富的测试结果[17]。在同等信噪比下,50 次迭代译码复杂度高,但误码率较 10 次迭代有明显降低。

2.4　基于 CFDP 的文件传输容错 ARQ 策略

提高数据可靠性,不仅需要纠错、抗噪,对数据格式完整性的保护同样重要,使用 CFDP 可靠传输模式能够有效提高文件传输可靠性。

当前我国星上数据的存储、传输均采用位流的形式,对存储管理而言数据访问模式单一,仅能通过指定存储地址或指定之间进行访问,导致访问效率低,管理程度差。特别是航天任务数据越来越多越来越复杂,而星地链路却非常有限的情况下,急需提升数据综合管理技术。CCSDS 推荐的 CFDP 协议是一种针对大误码率、大延时链路可靠数据文件传输的标准。传统的数据传输没有实现保证数据完整性的机制,所有数据按比特流顺序传输完成,即意味着传输完毕。CFDP 支持数据丢失重传,针对不同数据对完整性的要求不同,按要求完成数据传输。

CFDP 协议单元实体接收到传输文件的指令后,将待发送文件分为若干数据包封装成 PDU。发送方首先发送元数据包 MPDU,包括本次事务 ID 号、源文件名、目的文件名、文件大小等参数,通知接收方开始传输文件,然后发送文件数据 PDU。发送完毕之后,发送一个文件结束数据包。不需握手,减少了传输时延和带宽资源的浪费。如果接收方接收到了标有新的 ID 的文件数据单元,代表一个新的事务开始。CFDP 每一个 PDU 都含有一个特殊的字段,标明该 PDU 在待传文件中的起始偏移地址,接收方通过校验接收到的 PDU 的序列字段判断哪些 PDU 发送失败。

对于可靠文件传输,CFDP 应用丢失检测重传机制来保证文件的完整性和正确性[18],事件流如图 7 所示。与传统 ARQ 相比,接收端仅对传输出错的 PDU 向发送方传送否定确认信息 NAK 而不是确认信息 ACK,ACK 确认信息只用于文件结尾和结束。文件传输过程一般分为文件传输检测过程和文件延时检测过程,在文件发送完毕后再进入文件延时检测阶段,从而降低协议信令。

3　结论

卫星数据传输系统有着独特的工作模式,其传输速度、数据可靠性等性能需要 SSR 整体配合。SSR 数据传输处理采用多种 EDAC 组合提高数据可靠性。在实际型号任务 SSR 设计的基础上,对类文件管理和文件传输容错机制展开进一步研究,以期不断提高技术应用水平,满足快速提升的航天任务需求。

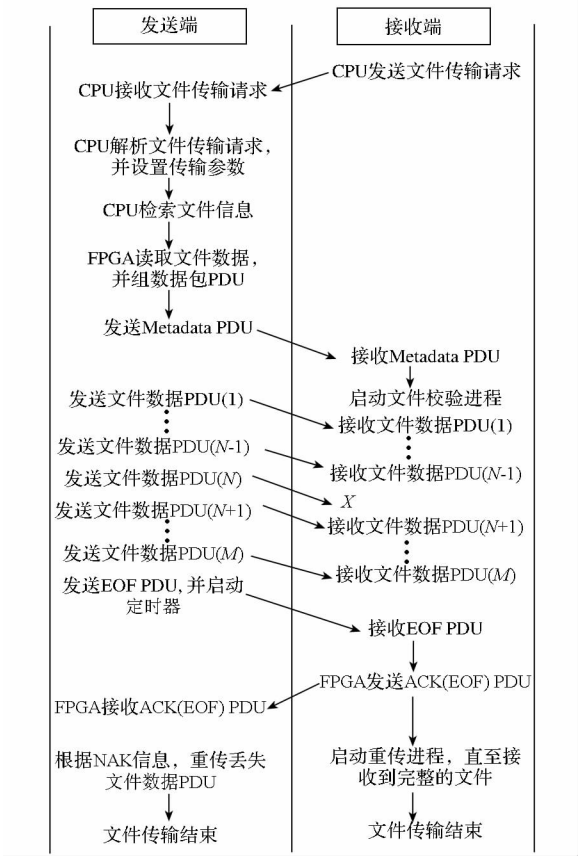


图7 CFDP可靠传输事件流

Fig. 7 Events stream of CFDP reliable transmission mode

参考文献(References)

[1] 陆游游,舒继武. 闪存存储系统综述[J]. 计算机研究与发展,2013,50(1):49-59.
LU Youyou, SHU Jiwu. Survey on flash-based storage systems[J]. Journal of Computer Research and Development, 2013,50(1):49-59. (in Chinese)

[2] Hsieh J W, Tsai Y L, Kuo T W, et al. Configurable flash-memory management: performance versus overheads [J]. IEEE Transactions on Computers, 2008, 57(11): 1571-1583.

[3] 张辉,晏益慧,罗宇. 大容量NAND Flash文件系统转换层优化设计[J]. 计算机工程与科学,2011,33(4):81-85.
ZHANG Hui, YAN Yihui, LUO Yu. Optimization design of the NAND flash transition layer based on the large-scale NAND flash[J]. Computer Engineering & Science, 2011, 33(4): 81-85. (in Chinese)

[4] 王芳,李恪. 空间太阳望远镜的星载固态存储器研制[J]. 电子学报,2004,32(3):472-475.
WANG Fang, LI Ke. Development of onboard solid state recorder for space solar telescope [J]. Acta Electronica Sinica, 2004,32(3):472-475. (in Chinese)

[5] 陈斌, 沈卫华, 朱岩, 等. 嫦娥二号卫星大容量存储器设计[J]. 航天器工程, 2011,20(5):99-104.
CHEN Bin, SHEN Weihua, ZHU Yan, et al. Design of solid state recorder for chang' e - 2 orbiter [J]. Spacecraft Engineering, 2011,20(5):99-104. (in Chinese)

[6] Arvidson T, Goward S N, Gasch J, et al. Landsat-7 long term acquisition plan: development and validation [J]. Photogrammetric Engineering and Remote Sensing, 2006, 72(10): 1137-1146.

[7] 姜高珍, 韩冰, 高应波,等. Landsat系列卫星对地观测40年回顾及LDCM前瞻[J]. 遥感学报, 2013,17(5): 1033-1048.
JIANG Gaozhen, HAN Bing, GAO Yingbo, et al. Review of 40-year earth observation with landsat series and prospects of LDCM[J]. Journal of Remote Sensing, 2013, 17(5): 1033-1048. (in Chinese)

[8] 高怡祯. 基于闪存的星载大容量存储器的研究和实现[J]. 电子技术应用, 2003,29(8):75-78.
GAO Yizhen. Research and application of airborne solid state recorder based on flash [J]. Application of Electronic Technique, 2003,29(8):75-78. (in Chinese)

[9] Gaspard N J, Jagannathan S, Diggins Z J, et al. Technology scaling comparison of flip-flop heavy-ion single-event upset cross sections[J]. IEEE Transactions on Nuclear Science, 2013, 60(6):4368-4373.

[10] Pavale S, Unnikrishnan E, Laksminarasimhan P. Design, implementation and performance evaluation of CCSDS CFDP protocol [C]// Proceedings of 2010 IEEE International Conference on Computational Intelligence and Computing Research (ICCIC), IEEE, 2010:1-4.

[11] 周莉, 安军社, 谢彦, 等. 基于ASIC技术的1553B IP核的设计[J],空间科学学报, 2014,34(1):127-136.
ZHOU Li, AN Junshe, XIE Yan, et al. Design of a 1553B IP core based on ASIC technology[J]. Chinese Journal of Space Science, 2014,34(1):127-136. (in Chinese)

[12] Fabiano M, Furano G. NAND flash storage technology for mission-critical space applications[J]. IEEE Aerospace & Electronic Systems Magazine, 2013, 28(9):30-36.

[13] 郑文静,李明强,舒继武. Flash存储技术[J]. 计算机研究与发展,2010,47(4):706-726.
ZHENG Wenjing, LI Mingqiang, SHU Jiwu. Flash storage technology [J]. Journal of Computer Research and Development, 2010,47(4):706-726. (in Chinese)

[14] Rhee S, Kim C, Kim J, et al. Concatenated reed-solomon code with hamming code for DRAM controller [C]// Proceedings of the 2010 Second International Conference on Computer Engineering and Applications-Volume 01, IEEE Computer Society, 2010:291-295.

[15] Xiao Y, Luo C L, Yang C. The comparative analysis of LDPC and RS code [C]// Proceedings of 2011 International Conference on Consumer Electronics, Communications and Networks (CECNet), IEEE, 2011:4510-4513.

[16] 贺朝辉. 空间轨道单粒子翻转率预估方法研究[J]. 空间科学学报, 2001,21(3):66-73.
HE Chaohui. Study of methods for predicting SEU rate in space orbits[J]. Chinese Journal of Space Science, 2001, 21(3): 66-73. (in Chinese)

[17] CCSDS 131.1-O-2. Low density parity check codes for use in near-earth and deep space applications [S]. Consultative Committee for Space Data Systems, Washington DC, USA, 2007.

[18] Back W, Lee D C. Expected file delivery time of immediate NAK ARQ in CCSDS file delivery protocol[C]//Proceedings of Aerospace Conference, IEEE, 2003,41:503-524.